

ADAPTIVE ADJUSTMENT OF RUNNING TIME OF VIDEO SIGNAL AND AUDIO SIGNAL TO REFERENCE SIGNAL

Publication number: JP1106680

Publication date: 1989-04-24

Inventor: RAINAA NOSUKE; HANSUYPEETAA RIHITAA;
YURUGEN HAITOMAN

Applicant: BOSCH GMBH ROBERT

Classification:

- **International:** H04N5/04; H04N7/085; H04N7/54; H04N5/04;
H04N7/084; H04N7/52; (IPC1-7): G11B20/02; H04N5/91

- **european:** H04N5/04; H04N7/085B; H04N7/54

Application number: JP19880226722 19880912

Priority number(s): DE19873732111 19870924

Also published as:

US4851909 (A1)

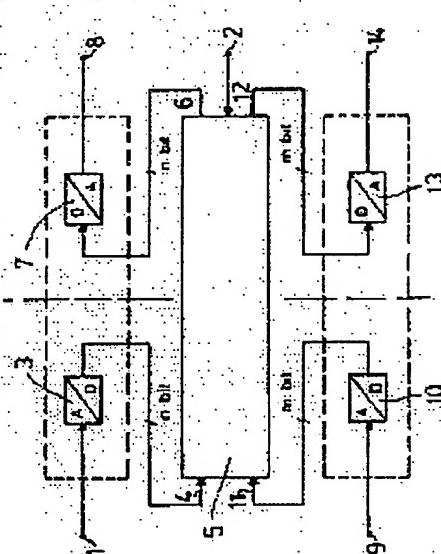
GB2210231 (A)

DE3732111 (A1)

[Report a data error here](#)

Abstract of JP1106680

PURPOSE: To guarantee lip synchronization between a video signal and an audio signal by inserting a digitized audio signal into the horizontal blanking period of a video signal, storing the inserted signal, reading out the stored signal, and then separating both the signals again. **CONSTITUTION:** An analog video signal asynchronous with a studio reference signal from a terminal 2 is inputted to a terminal 1. The video signal is inputted to an audio/video synchronizing device 5 through an A/D converter 3. The input signal is converted into a digital video signal synchronized with the studio reference signal and the digital video signal is converted into an analog video signal again through a D/A converter 7 and outputted from a terminal 8. With this constitution, an audio signal is inputted to the device 5 through a terminal 9 and an A/D converter 10. The input signal is inserted into the horizontal blanking period area of the video signal and processed simultaneously with the video signal. Then the audio signal is separated from the video signal and outputted from a terminal 14 as an analog audio signal through a D/A converter 13. Consequently lip synchronization between the video signal and the audio signal is guaranteed.



Data supplied from the esp@cenet database - Worldwide

REF.	2	PV020442
COUNTRY	India	
CORRES.	US/UK	4851,909

BEST AVAILABLE COPY

⑨ 日本国特許庁 (JP)

⑩ 特許出願公開

⑪ 公開特許公報 (A)

平1-106680

⑫ Int.Cl.

H 04 N 5/91
G 11 B 20/02

識別記号

序内整理番号

C-7734-5C

K-7736-5D

⑬ 公開 平成1年(1989)4月24日

審査請求 未請求 請求項の数 6 (全7頁)

⑭ 発明の名称 ビデオ信号とオーディオ信号の走行時間を基準信号へ適合調整する方法

⑮ 特願 昭63-226722

⑯ 出願 昭63(1988)9月12日

優先権主張 ⑰ 1987年9月24日 ⑲ 西ドイツ(D E) ⑳ P3732111.0

㉑ 発明者 ライナー・ノスケ ドイツ連邦共和国ダルムシュタット・フンボルトヴェーク

4

㉒ 出願人 ローベルト・ボツシュ・ゲゼルシャフト・ミット・ベシユレンク

テル・ハフツング

㉓ 代理人 弁理士 矢野 敏雄 外1名

最終頁に続く

明細書

1 発明の名称

ビデオ信号とオーディオ信号の走行時間を基準信号へ適合調整する方法。

2 特許請求の範囲

1. ビデオ信号とオーディオ信号の走行時間を基準信号へ適合調整する方法であつて、この場合ビデオ信号とオーディオ信号はデジタル形式でメモリに書き込まれさらにこの書き込み過程に依存せずに読み出されるようにされている走行時間適合調整方法において、一つのメモリ(21)への書き込みの前にオーディオ信号をビデオ信号の帰線消去期間へ挿入するようにし、さらに該一つのメモリ(21)から読み出した後、この挿入したオーディオ信号をビデオ信号から再び分離するようにしたことと併せてビデオ信号とオーディオ信号の走行時間を基準信号へ適合調整する方法。

2. オーディオ信号を時間選択的にサンプリング

してさらにパルス符号交調するようにし、さらに得られたデジタルオーディオ信号を時間的に圧縮して、ビデオ信号の水平帰線消去期間の領域において挿入するようにした請求項1記載の方法。

3. ひとつのビデオ信号に配属される複数個のオーディオ信号を、一つのメモリ(21)へ書き込む前に、マルチプレクス処理によりひとつ全体オーディオ信号にまとめるようにし、さらに該一つのメモリ(21)から読み出した後で、ビデオ信号から再び分離された全体オーディオ信号を、デマルチプレクス処理により個々のオーディオ信号へ変換するようにした請求項1記載の方法。

4. ビデオ信号とオーディオ信号をA/D変換し、該A/D変換したオーディオ信号を1番目のクロックパルス信号を用いて圧縮メモリ(16)に書き込むようにし、さらに2番目のクロックパルス信号を用いて圧縮メモリ(16)から読み出すようにし、さらに圧縮

- メモリ(16)から読み出した信号を時分割多重形式で、水平帰線消去期間中に、A/D変換されたビデオ信号に付加するようにし、得られたデジタル信号をメモリ(21)において処理するようにし、さらにメモリ(21)から読み出した信号をデマルチプレクス処理により、走行時間の適合調整されたビデオ信号成分とオーディオ信号とに分離するようにし、該オーディオ信号成分を、3番目のクロックパルス信号を用いて伸長メモリ(26)に書き込むようにし、さらに4番目のクロックパルス信号を用いて伸長メモリ(26)から読み出すようにし、さらに得られた走行時間適合調整のされたデジタルビデオ信号および走行時間適合調整のされたデジタルオーディオ信号をD/A変換するようにした請求項1又は2記載の方法。
5. オーディオ信号がビデオ信号よりも長い語長でA/D変換あるいはD/A変換するようにした請求項4記載の方法。

ジョに対して非同期のビデオ信号がA/D変換され、この非同期のビデオ信号から導出されたクロックパルスによりデジタルフィールドメモリに書き込まれる。このデジタルフィールドメモリはビデオ基準信号から導出されたクロックパルスにより読み出される。PAL方式で符号化されたビデオ信号およびフィールドメモリ使用の場合、フィールドメモリの入力信号と出力信号との間の走行時間差の最大値は20msである。フレームメモリ使用の場合は、さらに大きい遅延時間(40ms)が生ずる。

走行時間の適合調整されたビデオ信号と、このビデオ信号にともなうオーディオ信号との間にリップシンクロを保証するために、オーディオ信号は通常いわゆるデジタルオーディオ同期化接続において、ビデオ信号の遅延時間に適合調整される。この種のオーディオ同期化装置は制御可能な遅延エレメントとしてデジタルメモリを含んでいる。2つのビデオ信号の間の走行時間差に依存してオーディオ信号が相応に遅

6. 圧縮メモリ(16)から送出された信号における語の語長を5番目のクロックパルスを用いて、語長変化のための第1装置(17)において2分の1にするようにし、さらに、デマルチプレクサ(24)から送出された信号における語の語長を、6番目のクロックパルス信号を用いて、語長変化のための第2装置(26)において2倍にするようにした請求項4又は5記載の方法。

3 発明の詳細な説明

産業上の利用分野

本発明は請求項1記載の上位概念によるビデオ信号とオーディオ信号の走行時間を基準信号へ適合調整する方法に関するものである。

従来の技術

"Fernseh-und Kino-Technik"誌1981年第5号の175ページから177ページにより、任意に外部のビデオ信号をテレビジョンスタジオの同期化平面に適合調整させる方法は公知である。この公知の方法の場合テレビジョンスタ

延される。

発明の解決すべき問題点

本発明の課題はしたがつてビデオ信号とオーディオ信号との間のリップシンクロを保証し、同時にコストを少なくするようにした冒頭で述べた方法を提供することである。

発明の利点

請求項1記載の特徴部分に示された構成を有する本発明による方法は、ビデオ信号にともなうオーディオ信号を遅延させるためのオーディオメモリが簡約されるという利点をもつ。それにともないオーディオメモリ制御のための高価な回路も不要になる。たとえば本発明による方法は、複数個のビデオ同期化装置を直列接続した場合、ビデオ信号にともなうオーディオ信号が正確にビデオ信号の走行時間に適合調整されるという利点をもつ。この種の直列接続はもつと大きなテレビジョン伝送路網、たとえば衛星中継区間では通常行なわれている。

請求項2以下に記載された構成により請求項

1記載の方法の実施例が可能である。たとえばアナログのマルティプレクス技術あるいはデジタルのマルティプレクス技術により、複数個のオーディオ信号、たとえばステレオ信号などがビデオ信号の帰線消去期間の領域において挿入されることが可能であり、それによりメモリ容量がさらに節約される、という利点をもつ。

実施例の説明

本発明による方法説明のための実施例が図面に示されている。第1図において本発明の方法によるオーディオ・ビデオ同期化装置の概略プロック図が示されている。端子1には、端子2のスタジオ基準信号に対する非同期であるアナログのビデオ信号が加えられる。このアナログのビデオ信号は、A/D変換器3においてA/D変換され、さらにオーディオ・ビデオ同期化装置5の入力側4へ導かれる。デジタルビデオ信号の語長は2ビットである。オーディオ・ビデオ同期化装置5の出力側6から今度はスタジオ基準信号に同期するデジタルのビデオ信号が

に、端子9に設けられているオーディオ信号がA/D変換器10を介してオーディオ・ビデオ同期化装置5の入力側11へと導かれる。A/D変換されたオーディオ信号の語長は2ビットである。オーディオ・ビデオ同期化装置5においてデジタルオーディオ信号がデジタルビデオ信号に付加され、さらにこのビデオ信号と同時に信号処理され、続いて再びビデオ信号から分離される。走行時間がビデオ信号に適合調整されたデジタルオーディオ信号は、オーディオ・ビデオ同期化装置5の出力側12からD/A変換器13に達する。D/A変換されたアナログのオーディオ信号は端子14において取り出せる。

第2図のプロック図には第1図で示された概略プロック図がより詳細に示されている。同じ作用をするプロックには同じ参照記号がつけられている。

端子1を介して、スタジオ基準信号に対して非同期のビデオ信号がA/D変換器3へ導かれる。A/D変換器3の出力側からたとえば8ビ

D/A変換器7へ転送され、D/A変換される。端子8において再びアナログのビデオ信号が取り出し可能である。

ビデオ信号路に設けられているA/D変換器3およびD/A変換器7は、並列のオーディオ信号路へのクロストークを制限するために有利なように1つのインターフェースの構成体としてまとめられる。同じようにA/D変換器10およびD/A変換器13も、クロストーク回避の理由からひとつのインターフェースの構成体としてまとめられている。このインターフェースの構成体は破線で示されている。今まで述べてきたビデオ信号路は従来の技術による公知のビデオ同期化装置のビデオ信号路と実質的には一致する。しかしながら公知のビデオ同期化装置における画像メモリはビデオ信号に対してのみ用いられる。

本発明の方法によれば画像メモリが本発明ではビデオ信号にともなうオーディオ信号の走行時間適合調整のためにも用いられる。このため

トの語長のPCM(パルス符号変調)ビデオ信号がとり出される。端子9に加えられるオーディオ信号はA/D変換器10によりたとえば16ビットの語長を有するPCMオーディオ信号に変換される。即ち、オーディオ信号の語長がA/D変換過程ないしはD/A変換過程のためにビデオ信号の語長の2倍の長さに選定される。端子1に加えられる非同期のビデオ信号はさらに制御ユニット15へ転送される。この制御ユニット15において、非同期のビデオ信号の水平同期信号とおよび/またはスタジオ基準信号と結合されている種々のクロックパルス信号および制御信号が形成される。この結合はたとえばそれ自体は公知である位相制御ループ(発振器ロック)において行なわれる。この場合この位相制御ループの発振器は周波数13.5MHzを追従制御される。種々のクロックパルス信号および制御信号は、発振器の信号から分周とパルス成形により導出される。この制御ユニット15は書き込み過程に対して、A/D変換器3

がビデオ信号を時間選択的にサンプリングするための周波数 13.5 MHz のクロックパルス信号と、A/D 変換器 10 がオーディオ信号を時間選択的にサンプリングするための周波数 4.8 kHz のクロックパルス信号と、周波数 6.75 MHz のクロックパルス信号とならびに水平周波数の帰線消去信号とを導出する。

A/D 変換器 10 の出力側から取り出されるデジタルオーディオ信号は、たとえば FIFO (先入れ先出し) からなる圧縮メモリ K816 の入力側へ導びかれる。このデジタルオーディオ信号は 4.8 kHz のクロックパルス信号を用いて FIFO へ読み込まれ、6.75 MHz のクロックパルス信号を用いて再び読み出され、シフトレジスタ 17 へ転送される。このオーディオ信号は 13.5 MHz のクロックパルス信号によりシフトレジスタ 17 の内でシフトされる。その際 16 ビットの語長から 8 ビットへの語長の変換が行なわれる。即ち、オーディオ信号の語長がデジタル信号処理過程の前にビデオ信号の語長

に適合調整される。このように処理されたオーディオ信号はマルチプレクサ 19 の入力側 18 へ導びかれる。マルチプレクサ 19 のもう一方の入力側 20 にデジタルビデオ信号が加えられる。マルチプレクサ 19 の制御は水平周波数の帰線消去信号 AH により行なわれる。マルチプレクサ 19 の出力側はメモリ 21 の入力側と接続されている。このメモリにおいて、合成されたビデオ / オーディオ信号がアドレス発生器 22 のアドレス制御により読み込まれる。読み込み過程の間中、アドレス信号が非同期のビデオ信号から導出される。端子 2 の基準信号から導出される、アドレス発生器 22 のアドレス信号を用いてメモリ 21 が読み出される。メモリ 21 の出力側はデマルチプレクサ 24 の入力側 23 と接続されている。デマルチプレクサ 24 において、基準信号から導出される水平周波の帰線消去信号を用いた制御により、ビデオ信号成分とオーディオ信号成分とが再び分離される。

両方の成分は入力側における処理とは逆方向

にアナログビデオ信号とアナログオーディオ信号とに逆変換される。この目的のために制御ユニット 15 において、端子 2 の基準信号と結合されている別の制御信号およびクロックパルス信号が導出される。制御ユニット 15 は D/A 変換器 7 およびシフトレジスタ 25 のための周波数 13.5 MHz のクロックパルス信号と、D/A 変換器 13 のためのおよび同じく FIFO により構成できる伸長メモリ D826 のための周波数 4.8 kHz のクロックパルス信号と、ならびにデマルチプレクサ 24 のための水平周波数の帰線消去信号とを形成する。シフトレジスタ 25 において、デマルチプレクサ 24 の出力側 27 に現われるオーディオ信号成分の語長が 8 ビットから 16 ビットに変換される。このことは、相応に記録されているシフトレジスタ 25 において、周波数 13.5 MHz のクロックパルス信号により行なわれる。シフトレジスタ 25 の出力側は伸長メモリ 26 の入力側と接続されている。この伸長メモリにおいてデジタルオーディオ信

号が周波数 6.75 MHz のクロックパルス信号で読み込まれ、周波数 4.8 kHz のクロックパルス信号で読み出される。この得られた 16 ビットの語長のオーディオ信号ビットが D/A 変換器 13 によりアナログオーディオ信号に変換され、この信号は端子 14 から取り出される。デマルチプレクサ 24 の出力側 27 に現われるデジタルビデオ信号成分は直接 D/A 変換器 7 によりアナログビデオ信号に逆変換される。このアナログビデオ信号は D/A 変換器 7 の出力側において端子 8 より取り出される。

オーディオ信号はビデオ信号の水平帰線消去期間において伝送されるので、オーディオ信号はそれに属するビデオ信号と同じ時間だけ遅延する。リップシンクロのための、オーディオ信号のビデオ信号への走行時間適合調整に対する付加的なメモリ費用はもはや必要とされない。複数個のオーディオ信号たとえばステレオ信号が A/D 変換器 10 における A/D 変換の前に、周波数分割多重方式あるいは時分割多重方式で

まとめられる。即ち、オーディオ信号のマルチプレクス処理とデマルチプレクス処理が周波数選択操作の下で行なわれる、あるいはオーディオ信号のマルチプレクス処理とデマルチプレクス処理が、時間選択操作の下に行なわれると本発明の方法により複数個のオーディオ信号もビデオ信号に対してリップ・シンクロの形式で伝送できる。ビデオ信号の水平帰線消去期間の領域においてオーディオ信号を伝送する構成は、たとえばドイツ連邦共和国特許公報第3109091号により公知である。しかしながらこの公知技術においてはオーディオ信号の伝送に必要な周波数範囲を制限することだけが対象とされている。

第3図に示されている電圧と時間のダイアグラムは、オーディオ信号の入力側の信号処理の詳細な説明に使われる。第3図aは実例としてA/D変換器10の出力側におけるデジタルオーディオ信号の最下位ビットLSBを示しており、そのA/D変換器においてアナログオーディオ

信号が周波数4.8kHzにより時間選択的にサンプリングされる。デジタル語の順序はA_n, B_n, C_n, ……等というように表わされ、その語A₀は第1語の最下位ビット、B₀は第2語の最下位ビット……等というように表わされている。たとえばA₈は第1語の第9ビットを表わしB₈は第2語の第9ビットを表わす。圧縮メモリ16において個々の語 - これらは種々の読み込みクロック制御および書き込みクロック制御により定められている - が時間的に圧縮される。第3図bは圧縮メモリ16の出力側における最下位ビットの時間的な変化を示している。16ビットから8ビットへの語長の変換の際に語の1周期においてビットA₀とビットA₈が伝送され、相応にあとに続く語の周期においてビットB₀とビットB₈の両方のビット、というように伝送される。第3図cにおいて伸長メモリ26の出力側における最下位ビットの語の変換過程が示されている。第3図dはマルチプレクサ19の制御信号入力側に加えられる水平周波数の帰線消去

信号の帰線消去期間を示している。この帰線消去期間中にデジタルオーディオペースト(第3図c)がデジタルビデオ信号中に挿入される。

出力側におけるオーディオ信号処理はこれとは逆方向に行なわれる所以、以降の説明は省略できる。

本発明の方法はプロック図に示されているオーディオ信号の処理回路だけに制限されるものではない。オーディオ信号をビデオ信号の帰線消去期間へ挿入するための他の方法も可能である。

発明の効果

本発明により、ビデオ信号とオーディオ信号との間のリップ・シンクロが保証され、複数個のビデオ同期化装置が直列接続された場合でも、オーディオ信号がビデオ信号の走行時間に正確に適合調整されるようになり、さらにビデオ信号にともなうオーディオ信号を遅延させるためのオーディオメモリが節約されるようにする方法が提供される。

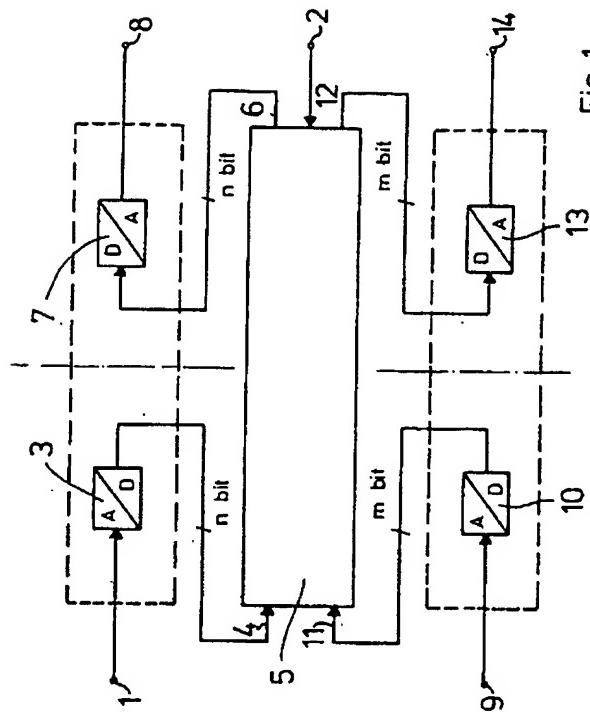
4 図面の簡単な説明

第1図は本発明による方法の説明のための簡単なプロック図であり、第2図において詳細なプロック図を示し、さらに第3図は第2図で示されたプロック図をより詳細に説明するための電圧と時間のダイアグラムである。

1…アナログビデオ信号の入力端子、2…ストレージ基準信号の入力端子、3…A/D変換器、4…オーディオ・ビデオ同期化装置の入力側、5…オーディオ・ビデオ同期化装置、6…オーディオ・ビデオ同期化装置の出力側、7…D/A変換器、8…アナログビデオ信号の出力端子、9…アナログオーディオ信号の入力端子、10…A/D変換器、11…オーディオ・ビデオ同期化装置の入力側、12…オーディオ・ビデオ同期化装置の出力側、13…D/A変換器、14…アナログオーディオ信号の出力端子、15…制御ユニット、16…圧縮メモリ、17…シフトレジスタ、18…マルチプレクサの入力側、19…マルチプレクサ、20…マルチプ

レクサの入力側、21…メモリ、22…アドレス発生器、23…デマルチプレクサの入力側、24…デマルチプレクサ、25…シフトレジスター、26…伸長メモリ、27…デマルチプレクサの出力側

1
Fig



代理人弁理士 矢野敏雄

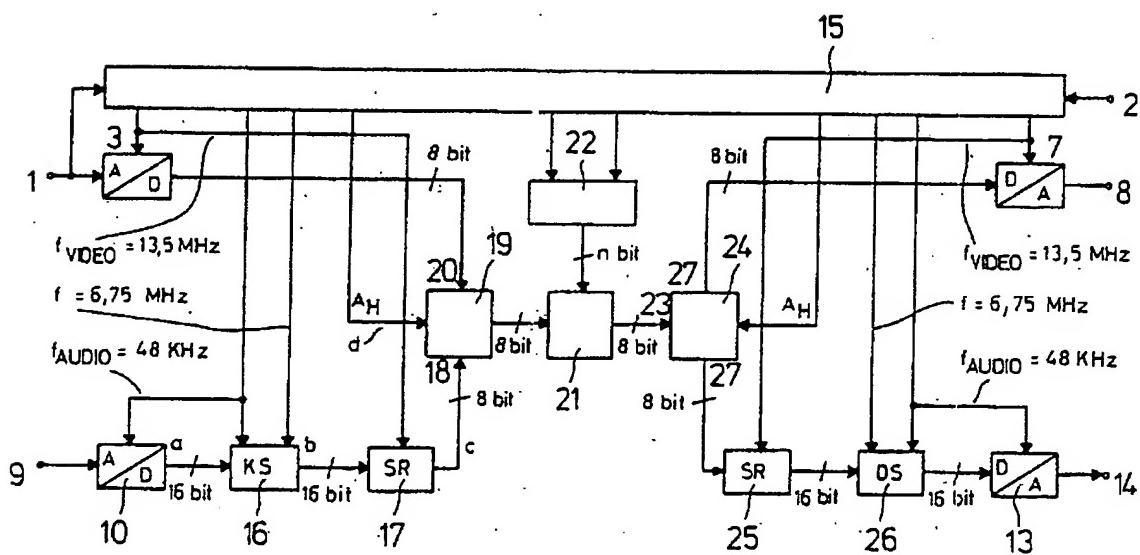


Fig. 2

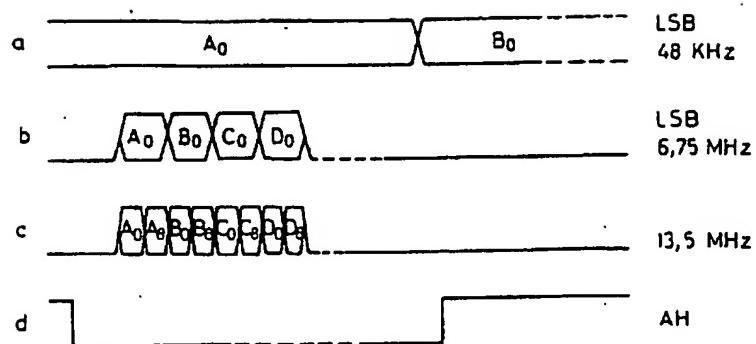


Fig. 3

第1頁の続き

- ②発明者 ハンスペーター・リ
ヒター ドイツ連邦共和国グリースハイム・ベスンガー・シュトラ
ーゼ 186ハ-
②発明者 ュルゲン・ハイトマン ドイツ連邦共和国アルスバッハ-ヘーンライン1・エルン
スト・パスクウェー・シュトラーゼ 36